Hvad har vi nået til nu ✔

* Regulering
  + Reguladegutterne kom kl. 08:07 (tidligt). Palle bad om at få dette noteret.
    - Joahnannnajnna glemte kage igen. 3 til næste gang.
  + Overføringsfunktionen er forkert. Johannnanna laver ny.
* komponent design
  + ELLEN ✔
* Vision
  + ✔
* Embedded
  + ((
* FPGA
  + tjah
* Simulation
  + ✔

Hvad vil vi i dag

* Regulering
  + Johannanna overføringsfunktion
* Board design
  + ELLEN ✔
* Vision
  + ✔
* Embedded
  + Fix SPI ((
  + Bit sjov ((
  + Sync ((
* FPGA
  + Fix SPI ((
  + Modtag data ✔
* Simulation
  + ✔

Hvad skal vi til næste gang (Udfyld senere)

* Regulering
* Board design
  + ELLEN✔
* Vision
  + ELLEN✔
* Embedded
* FPGA
* Simulation